



Universidad
de Huelva

DEPARTAMENTO DE INGENIERÍA ELECTRÓNICA,
SISTEMAS INFORMÁTICOS Y AUTOMÁTICA

ESCUELA DE INGENIERÍA TÉCNICA INDUSTRIAL DE
HUELVA

ELECTRÓNICA DIGITAL

Programa de la asignatura

Curso 2000 – 2001

Huelva, 1 de Octubre de 2000

TEMA 1.- Circuitos combinacionales M.S.I, Sistemas programables y Aritmética.

- 1.1.- Sistemas y códigos de numeración
 - 1.1.1.- Representación y clasificación de la información.
 - 1.1.2.- Sistemas numéricos. Códigos.
- 1.2.- Álgebra de boole.
 - 1.2.1.- Teoremas básicos.
 - 1.2.2.- Funciones de conmutación. Puertas lógicas.
 - 1.2.3.- Bloques funcionales combinacionales.
 - 1.2.4.- Análisis de circuitos combinacionales.
- 1.3.- Sistemas Programables Combinacionales.
 - 1.3.1.- Memorias pasivas (ROM).
 - 1.3.2.- Matrices lógicas programables (PLA).
 - 1.3.3.- Matrices lógicas programables de puerta OR fija (PAL).
 - 1.3.4.- Uso de múltiples dispositivos.
 - 1.3.5.- Fases de diseño por ordenador de un sistema digital programable.
- 1.4.- Aritmética binaria.
 - 1.4.1.- Circuitos sumadores.
 - 1.4.2.- Resta binaria.
 - 1.4.3.- Representación de números negativos.
 - 1.4.4.- Unidades aritmético-lógicas.
 - 1.4.5.- Representación de números fraccionarios. Estándar ANSI-IEEE 754-1985.
 - 1.4.6.- Circuitos comerciales que contienen elementos aritméticos.

TEMA 2.- Sistemas secuenciales síncronos.

- 2.1.- Introducción.
- 2.2.- Biestables y básculas.
 - 2.2.1.- Báscula R-S.
 - 2.2.2.- Flip-Flop D.
 - 2.2.3.- Flip-Flop J-K.
 - 2.2.4.- Flip-Flop T.
- 2.3.- Análisis y síntesis de sistemas síncronos basados en biestables.
 - 2.3.1.- Análisis.
 - 2.3.2.- Síntesis.
- 2.4.- Sistemas secuenciales síncronos integrados de aplicación general.
 - 2.4.1.- Registros.
 - 2.4.2.- Contadores.
 - 2.4.2.1.- Contadores Asíncronos.
 - 2.4.2.2.- Contadores Síncronos.
 - 2.4.2.3.- Asociación de contadores.

- 2.5.- Síntesis de los sistemas secuenciales síncronos.
 - 2.5.1.- Método de registro y multiplexor.
 - 2.5.2.- Método del contador.
 - 2.5.3.- Método sin codificación de estados.

- 2.6.- Reducción de tablas de estado.
 - 2.6.1.- Método de la carta de implicación para tablas completamente especificadas.
 - 2.6.2.- Método de la carta de implicación para tablas incompletamente especificadas.
 - 2.6.2.1.- Determinación de los máximos compatibles.
 - 2.6.2.2.- Diagrama o Grafo de Implicación.
 - 2.6.3.- Asignación de estados.
 - 2.6.4.- Problemas estructurales en los circuitos secuenciales

- 2.7.- Síntesis de los sistemas secuenciales síncronos microprogramables.
 - 2.7.1.- Sistemas secuenciales síncronos microprogramables con sistemas combinacionales completos.
 - 2.7.2.- Sistemas secuenciales síncronos microprogramables con sistemas combinacionales incompletos.

- 2.8.- Sistemas secuenciales programables monochip (PLD's)
 - 2.8.1.- Arquitectura AND programable OR programable (PLS).
 - 2.8.2.- Arquitectura AND programable OR fija (PAL).
 - 2.8.2.1.- Matrices lógicas AND programables (PAL's) con capacidad secuencial.
 - 2.8.2.2.- Dispositivos lógicos programables y borrables (EPLD's) basados en macroceldas.
 - 2.8.3.- Fases del diseño asistido por ordenador de sistemas secuenciales basados en PLD's.

- 2.9.- Dispositivos programables avanzados CPLD.
 - 2.9.1.- Dispositivo EEPL de AMD.
 - 2.9.2.- Dispositivo EPLD de ALTERA.
 - 2.9.3.- Dispositivo EEPLD de LATTICE.

- 2.10.- Introducción a las FPGAs y CPLDs de XILINX

TEMA 3.- Introducción a los sistemas basados en microprocesador (SBM).

- 3.1.- Introducción.
- 3.2.- Sistemas Digitales.
 - 3.2.1.- Sistemas combinacionales.
 - 3.2.2.- Sistemas secuenciales.
- 3.3.- Sistemas Basados en Microprocesador.
 - 3.3.1.- La circuiteria o Hardware.

- 3.3.2.- El programa o Software.
- 3.4.- Funcionamiento Básico.
- 3.5.- Clasificación de los sistemas.

TEMA 4.- Buses de sistemas microprocesadores.

- 4.1.- Buses. Conceptos.
- 4.2.- Estructuras de buses.
- 4.3.- Bus del sistema.
 - 4.3.1.- Definición del bus del sistema.
 - 4.3.1.1.- Descripción general.
 - 4.3.1.2.- Descripción funcional.
 - 4.3.2.- Buses normalizados.
 - 4.3.3.- Bus del IBM PC.
- 4.4.- Técnicas de conexión al bus.
 - 4.4.1.- Transmisores.
 - 4.4.2.- Receptores.
 - 4.4.3.- Transceptores.
- 4.5.- Dispositivos de conexión al bus.

TEMA 5.- La unidad central de proceso.

- 5.1.- Entorno del sistema.
 - 5.1.1.- Elementos de la UCP.
- 5.2.- Perfil del microprocesador.
 - 5.2.1.- Señales externas.
 - 5.2.2.- Funcionamiento.
- 5.3.- Arquitectura del microprocesador.
 - 5.3.1.- Registros internos.
 - 5.3.2.- Unidad Lógica y Aritmética.
 - 5.3.3.- Unidad de Control.
- 5.4.- Funcionamiento del microprocesador.
 - 5.4.1.- La Pila.
 - 5.4.2.- Ciclos funcionales.
 - 5.4.2.1.- Funcionamiento interno.
 - 5.4.2.2.- Funcionamiento externo.
- 5.5.- Juego de instrucciones.
 - 5.5.1.- Estructura.
 - 5.5.2.- Modos de direccionamiento.
 - 5.5.3.- Clasificación de las instrucciones.
 - 5.5.3.1.- Instrucciones de carga
 - 5.5.3.2.- Instrucciones lógicas
 - 5.5.3.3.- Instrucciones aritméticas
 - 5.5.3.4.- Instrucciones de salto
 - 5.5.3.5.- Instrucciones de control
 - 5.5.3.6.- Instrucciones de Entrada/Salida
 - 5.5.3.7.- Otras instrucciones
- 5.6.- Interfaz con el bus del sistema.

5.7.- Interrupciones.

5.7.1.- Tipos de interrupciones.

5.8.- El PC de IBM.

5.8.1.- La CPU 8086.

5.8.2.- Generador de Reloj y control del bus.

5.8.3.- Temporizador i8254 y modos de operación.

5.8.3.1.- Conexión al sistema.

5.8.3.2.- Inicialización.

5.8.4.- Controlador de interrupciones (PIC) i8259.

5.8.5.- Controlador de Acceso directo a memoria (ADM) i8237.

5.8.5.1.- Conexiones y operación.

5.8.5.2.- Inicialización.

5.8.5.3.- DMA en el IBM PC.

TEMA 6.- La unidad central de memoria.

6.1.- Introducción.

6.2.- Arquitectura de la UCM.

6.3.- Distribución.

6.4.- Funcionamiento de la UCM.

6.5.- Memorias.

6.5.1.- Clasificación.

6.5.2.- Arquitectura.

6.6.- Memorias RAM.

6.6.1.- RAM Estáticas.

6.6.2.- RAM dinámicas.

6.7.- Controlador de DRAMs.

TEMA 7.- La unidad de entrada/salida.

7.1.- Introducción.

7.2.- Tipos.

7.3.- Arquitectura general.

7.3.1.- Controlador de dispositivos.

7.3.2.- Interfaz HW-SW.

7.3.3.- Manejadores SW.

7.3.4.- Acceso directo a Memoria.

7.3.4.1.- Manejo del ADM.

7.4.- Tratamiento de las UESs.

7.4.1.- Muestreo.

7.4.2.- Interrupción.

7.4.3.- ADM.

7.4.4.- Otras técnicas.

7.4.5.- Conclusiones.

7.5.- Unidad de comunicaciones paralelo.

7.5.1.- Tipos.

7.5.2.- Interfaz paralelo 8255 de INTEL.

7.6.- Unidad de comunicaciones serie.

7.6.1.- Introducción.

7.6.2.- Arquitectura del canal serie.

7.6.3.- Controlador de comunicaciones serie 82050 de INTEL.

7.6.4.- Manejo de la UES serie

TEMA 8.- Técnicas básicas de programación en "C".

8.1.- Instrucciones máquina del 8051.

8.1.1.- Movimiento de datos.

8.1.2.- La Pila.

8.1.3.- Instrucciones de Salto.

8.1.3.1.- Salto incondicional

8.1.3.2.- Salto condicional.

8.1.3.3.- Comparaciones.

8.1.3.4.- Llamadas.

8.1.4.- Instrucciones Lógicas.

8.1.4.1.- Rotaciones.

8.1.5.- Instrucciones de manipulación de bits.

8.1.6.- Instrucciones matemáticas.

8.1.6.1.- Suma.

8.1.6.2.- Resta.

8.1.6.3.- Otras operaciones.

8.1.6.4.- Instrucciones Decimales.

8.2.- Lenguaje C y Ensamblador.

8.2.1.- Variables.

8.2.2.- #define y EQU.

8.2.3.- Espacios de memoria.

8.2.4.- Ejemplo: conmutadores y leds.

8.2.5.- Operadores Lógicos.

8.2.6.- Rotaciones y Desplazamientos.

8.2.7.- Asignaciones.

8.2.8.- Cambios de un Bit.

8.2.9.- Operadores Aritméticos.

8.2.10.- Operadores Lógicos.

8.2.11.- Precedencia de operadores.

8.3.- Saltos.

8.3.1.- Diagramas de Flujo.

8.3.2.- Lenguaje Estructurado.

8.3.3.- Construcciones.

8.3.3.1.- Bifurcación.

8.3.3.2.- Operador Condicional.

8.3.3.3.- Switch

8.3.4.- Bucles.

8.3.4.1.- Bucle While.

8.3.4.2.- Bucle Iterativo.

8.3.5.- Retardo de tiempo.

8.4.- Arrays y Punteros.

- 8.4.1.- Arrays.
- 8.4.2.- Tablas.
- 8.4.3.- Estructuras (struc).
 - 8.4.3.1.- Nuevos tipos de datos: typedef.
 - 8.4.3.2.- Vectores de estructuras.
 - 8.4.3.3.- Vectores dentro de estructuras.
- 8.4.4.- Escoger espacios de memoria para variables.
- 8.4.5.- Punteros.
 - 8.4.5.1.- Punteros universales.
 - 8.4.5.2.- Punteros a arrays.
 - 8.4.5.3.- Arrays de punteros a arrays.
 - 8.4.5.4.- Punteros a estructuras.
- 8.4.6.- Uniones.

TEMA 9. Técnicas avanzadas de programación en "C".

- 9.1.- Funciones.
 - 9.1.1.- Subrutinas, procedimientos y funciones.
 - 9.1.2.- Las Funciones facilitan comprensión del programa.
 - 9.1.3.- Funciones anidadas y paso de parámetros.
 - 9.1.4.- Ejemplo: escritura en módulo LCD.
 - 9.1.4.1.- Escribiendo al LCD desde los puertos.
 - 9.1.4.2.- Escribiendo al LCD como memoria.
 - 9.1.5.- Valores de retorno.
 - 9.1.6.- Ejemplo: escaneo de un teclado.
 - 9.1.7.- Ejemplo: lectura de un convertidor A/D.
 - 9.1.8.- Ámbito de variables y funciones.
- 9.2.- Temporizadores, Interrupciones y Puertos Serie.
 - 9.2.1.- Temporizadores/Contadores.
 - 9.2.1.1.- Detalles internos del temporizador.
 - 9.2.1.2.- Ejemplo: temporizador de 1 mseg.
 - 9.2.1.3.- Otros Modos.
 - 9.2.2.- Interrupciones.
 - 9.2.2.1.- Como funcionan las interrupciones.
 - 9.2.2.2.- Habilitación y enmascarado de las interrupciones.
 - 9.2.2.3.- Hardware de Interrupción externo.
 - 9.2.2.4.- Expandiendo las interrupciones.
 - 9.2.2.5.- Latencia y prioridades de las interrupciones.
 - 9.2.2.6.- Cambio de contexto.
 - 9.2.2.7.- Reloj en tiempo real.
 - 9.2.3.- Eventos rápidos y altas frecuencias.
 - 9.2.3.1.- Eventos infrecuentes y Bajas frecuencias.
 - 9.2.3.2.- Frecuencias intermedias.
 - 9.2.3.3.- Frecuencias de amplio rango.
 - 9.2.4.- Puertos serie: la UART del 8051.
 - 9.2.4.1.- Ejemplo: Buffer serie.

BIBLIOGRAFÍA

SECUENCIALES

- | | |
|--|-----------------------|
| Modern Digital Design
Richard S. Sandige
Mc-Graw Hill | 621.3
SAN
mod |
| J.E. García Sánchez
Circuitos y Sistemas Digitales
Ed. Tebar-Flores
1994 | 621.38
GAR
cir |
| Pedro López Rodríguez, J.M. Martínez Rubio
Sistemas Digitales, Problemas
Universidad Politécnica de Valencia
1987 | 621.38
LOP
sis |
| J. Velasco Ballano, J. Otero Axias
Problemas de S. Electrónicos Digitales
Ed. Paraninfo
1992 | 621.38
VEL
pro |
| Digital Systems Design with Programmable Logic
Martin Bolton
Addison Wesley | No esta en biblioteca |
| Lógica Programable
Mariano Barrón Ruiz
Mc Graw-Hill | 621.38
BAR
log |

PRACTICAS PROTEL y XILINX

- | | |
|--|---|
| Diseño e ingeniería electrónica
asistida por ordenador en PROTEL
Manuel Torres Portero
Ed. RA-MA
Programa Protel 98: | 681.3.06
TOR
dis
CD 681 TOR(+) |
| The Practical Xilinx designer
lab book, versión 1.5
David Van den Bout
Prentice Hall
Programa XILINX: | 681.31
VAN
pra
CD 621 XIL |

MICROPROCESADORES

De Miguel, P. Fundamentos de Computadores. Ed. Paraninfo. 1988	681.31 MIG fun
Nikitas A. Alexandridis. Microprocessor Systems Design Concepts Computer Science Press 1984	No esta en biblioteca
J.M. Angulo Microprocesadores de 16 bits Paraninfo	681.3-1 ANG mic
Arquitectura de Equipos y Sistemas Informáticos Carlos Valdivia Miranda Paraninfo	681.31 VAL arq
Varios Interconexión de periféricos a uP Marcombo 1980	No esta en biblioteca
Toshiba Mos Memory Products Data Book.	Manuales de Fabricantes Daré fotocopias
Intel Microsystem Component Handbook Vol I y II	Manuales de Fabricantes Daré fotocopias
Microprocesing and Interfacing Programing and Hardware Douglas V. Hall Mc-Graw Hill	681.3.02 HAL mic

PROGRAMACIÓN Y PRACTICAS 8051

Peter Bishop Conceptos de Informática. Anaya 1988	681.31.06 KER len
Tischer, M. PC INTERNO 2.0	681.31.06 TIS Pci

Herber Schildt Programación en Turbo C. 2ª Edición. Borland-Orsborne/McGraw Hill 1990	681.3.06 SCH tur
Niklaus Wirth Algoritmos y estructuras de datos Prentice Hall Hispanoamericana 1987	510.5 WIR alg
C and the 8051 Mc Graw-Hill	681.3.06 SCH can
Introducción a los Microcontroladores Jose Adolfo González Vázquez Mc Graw-Hill	681.3 GON int
Apuntes de prácticas: Manual del compilador C51 de KEIL	
Practicas con Microcontroladores de 8 bits Aplicaciones Industriales Javier Martínez Pérez, Mariano Barrón Ruiz. Mc Graw-Hill, 1993.	681.3 MAR pra
The 8051 microcontroller : hardware, software and interfacing James W. Stewart and Kai X. Miao. Prentice Hall	681.3 STE 805
Programming and customizing the 8051 microcontroller Myke Predko. McGraw-Hill	681.3 PRE pro