

UNIVERSIDAD DE HUELVA
ESCUELA POLITÉCNICA SUPERIOR
INGENIERO TÉCNICO INDUSTRIAL
EXAMEN SEGUNDO PARCIAL
31-MAY-2000

ELECTRÓNICA DIGITAL

TIEMPO: 60 MINUTOS

TEST TIPO A

APELLIDOS : _____
NOMBRE: _____ D.N.I.: _____

Notas :

?? El examen consta de 25 preguntas.

?? La calificación del examen se obtendrá sumando la puntuación según el siguiente baremo:

~~✓~~ Pregunta correcta: 0.4 puntos.

~~✓~~ Pregunta incorrecta: -0.1 puntos.

?? Las respuestas se escribirán en los casilleros correspondientes en la parte superior de las páginas.

?? Solo hay una respuesta válida por pregunta.

Respuestas	1 :	2 :	3 :	4 :	5 :
------------	-----	-----	-----	-----	-----

- 1) ¿Qué es la ULA?:
 - A) La unidad que decide qué operación aritmética o lógica hay que realizar.
 - B) La unidad que realiza las operaciones aritméticas y lógicas.
 - C) El registro donde se almacena temporalmente el resultado de la operación aritmética o lógica realizada.
 - D) Un registro especial de la CPU donde se almacena información sobre el resultado de la última operación aritmética o lógica realizada.

- 2) ¿En que caso se usa el SP automáticamente para acceder a memoria?:
 - A) Al aceptar una petición de HOLD.
 - B) Al aceptar una interrupción no enmascarable.
 - C) Al ejecutar una instrucción de salto condicional.
 - D) Al ejecutar una instrucción de salto incondicional.

- 3) ¿Que es un ciclo máquina?:
 - A) Cada ciclo de transferencia de datos entre dos elementos cualesquiera de la UCP a través del bus interno de transferencia.
 - B) Cada estado por los que va pasando la unidad de control.
 - C) Cada ciclo de transferencia de información entre el BIT y el bus local.
 - D) Cada operación realizada en la ULA.

- 4) Usos del PSW del 8051:
 - A) Para saber si el resultado de la ultima operación aritmetica ejecutada fue cero.
 - B) Para conocer la paridad del acumulador.
 - C) Es un registro de propósito general.
 - D) Nunca puede ser compartido.

- 5) ¿Qué es un ciclo de instrucción? :
 - A) Es el conjunto de ciclos de lectura de una instrucción (fetch y lectura de operandos).
 - B) Ninguna de las respuestas es correcta.
 - C) Es exclusivamente el ciclo de fetch.

D) Es el conjunto de ciclos de reloj necesarios para obtener y ejecutar una instrucción.

Respuestas	6 :	7 :	8 :	9 :	10 :
------------	-----	-----	-----	-----	------

- 6) Los transceptores triestado:
- A) Se necesitan en buses serie.
 - B) Se necesitan en buses compartidos.
 - C) Se necesitan en buses multiplexados.
 - D) Se necesitan en buses bidireccionales.
- 7) El ADM:
- A) Permite que la UCP se despreocupe de transferir los datos con la UES.
 - B) Permite ambas A) y C).
 - C) Permite que la UCP se despreocupe de muestrear en la UES la necesidad de realizar las transferencias de datos.
 - D) No permite que la UCP se despreocupe de transferir los datos.
- 8) En la transferencia serie asíncrona:
- A) El bit de arranque puede seleccionarse entre 1, 1.5 y 2 bits.
 - B) El bit de paridad es obligatorio, pudiendo seleccionarse paridad par o impar.
 - C) El primer bit de dato que se transmite es el de menos peso.
 - D) Ninguna de las otras respuestas es cierta.
- 9) La dirección efectiva en el 8086:
- A) Es la dirección de 20 bits que se vuelca al bus local del micro.
 - B) Es el desplazamiento que genera la unidad de ejecución (EU).
 - C) Es la dirección de segmento contenida en la unidad de interfaz con el bus (BIU).
 - D) Es el conjunto de segmento y desplazamiento que el ensamblador asigna a toda variable.
- 10) Un acceso a word impar en el 8086:
- A) Se realiza en un acceso de 16 bits.
 - B) Se realiza automáticamente en dos accesos de 8 bits.
 - C) El 8086 no permite este tipo de accesos.
 - D) Debe realizar el programador dos accesos de 8 bits y ensamblar el word de forma manual.

Respuestas	11 :	12 :	13 :	14 :	15 :
------------	------	------	------	------	------

11) Las interrupciones enmascarables en el 8086:

- A) Se tratan siempre en modo vectorizado.
- B) El tratamiento se puede programar en modo vectorizado o autovectorizado.
- C) La posición base de la tabla de vectores se programa en uno de los registros base internos.
- D) Pueden tratarse en modo vectorizado y en modo no vectorizado.

12) Los registros internos de 16 bits del 8086:

- A) Todos son direccionables como dos registros de 8 bits.
- B) No todos son direccionables como dos registros de 8 bits.
- C) Ninguno es direccionable como dos registros de 8 bits. Simplemente hay registros de 8 bits y registros de 16 bits.
- D) No hay registros direccionables de 8 bits.

13) En el 8255 los modos de funcionamiento corresponden a las transferencias paralelo:

- A) Ninguna de las respuestas es cierta.
- B) Básicas, síncronas y asíncronas.
- C) Sólo básicas y asíncronas.
- D) Sólo básicas uni y bidireccionales.

14) Una memoria dinámica con 11 patas de direcciones y 1 pata de datos:

- A) Tiene una capacidad de 2 Kilobits.
- B) Tiene una capacidad de 4 Megabits.
- C) Tiene una capacidad de 2 Kilobytes.
- D) Tiene una capacidad de 4 Megabytes.

15) Un sistema puede tener más memoria física que la que puede direccionar su UCP:

- A) Nunca.
- B) Depende de la UCP.
- C) Con cualquier UCP, si se implementa un diseño HW adecuado en la UCM.
- D) Sólo con UCPs de 16 bits.

Respuestas	16 :	17 :	18 :	19 :	20 :
------------	------	------	------	------	------

16) En el direccionamiento directo:

- A) El operando forma parte de la propia instrucción.
- B) El operando está en un registro interno de la UCP.
- C) La dirección del operando forma parte de la propia instrucción.
- D) La dirección de la dirección del operando forma parte de la propia instrucción.

17) La diferencia entre memoria estática y dinámica es:

- A) Que la estática es de sólo lectura.
- B) Que la estática no necesita refresco.
- C) Que la estática necesita menos transistores por celda.
- D) Que la estática tiene menos patillas.

18) Las posiciones de memoria se pueden mapear en el espacio de E/S:

- A) Nunca.
- B) Si, accediendo a dichas posiciones con instrucciones de IN y OUT.
- C) Sólo si los dispositivos de E/S están mapeados en el espacio de memoria.
- D) Sólo si coinciden las direcciones en ambos espacios, E/S y memoria.

19) La tabla de vectores de interrupción:

- A) Puede estar situada en cualquier tipo de memoria.
- B) Sólo puede estar en memoria ROM.
- C) Sólo puede estar en memoria RAM.
- D) Necesita estar a partir de la dirección FFFF0H de la memoria.

20) La señal Min/Max en el 8086:

- A) Permite seleccionar el modo monoprocesador o multiprocesador.
- B) Permite seleccionar el modo de bus de datos de 8 o de 16 bits.
- C) Permite seleccionar el modo de interrupciones vectorizadas o no vectorizadas.
- D) Permite seleccionar el bus de direcciones de 16 o de 20 bits.

Respuestas	21 :	22 :	23 :	24 :	25 :
------------	------	------	------	------	------

21) Los registros de segmento en el 8086:

- A) Se utilizan en todos los accesos.
- B) Sólo se utilizan en accesos al espacio de memoria.
- C) No se utilizan para nada en modo Mínimo.
- D) Tienen un tamaño de 8 bits.

22) La unidad de ejecución (EU) del 8086:

- A) Ejecuta ciclos de prefeth mientras la Unidad de Control ejecuta instrucciones.
- B) Contiene los registros de segmento.
- C) Puede seguir ejecutando mientras el 8086 está en estado de HOLD.
- D) Se encarga de la comunicación con el bus local del microprocesador.

23) ¿ Puede un microprocesador utilizar, físicamente, las mismas patas para bus de direcciones y para bus de datos ? :

- A) No, porque uno es unidireccional y el otro es bidireccional.
- B) Si, usando estructura de bus compartido.
- C) Si, usando estructura de bus multiplexado.
- D) No, porque pueden no tener el mismo ancho.

24) En el 82050 la velocidad de transmisión:

- A) No se puede programar, debe ser fijada externamente mediante un oscilador.
- B) Se programa escribiendo directamente a los registros BAH y BAL.
- C) Se programa en los registros BAH y BAL tras colocar el bit DLAB a uno.
- D) Se programa en el registro BAX.

25) Un controlador de dispositivo es:

- A) Un trozo de código cuya función es programar el hardware.
- B) Una tabla donde aparecen los puertos del dispositivo y su significado.
- C) Un componente electrónico que realiza la función de control de un periférico determinado conectado a la UCP.
- D) Un sistema para gestionar las interrupciones.